

Союз Советских
Социалистических
Республик

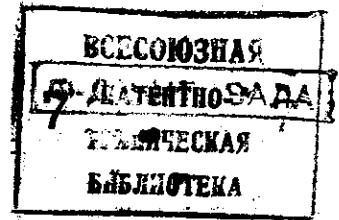


Комитет по делам
изобретений и открытий
при Совете Министров
СССР

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

203730



Кл. 21a1, 36/18

МПК Н 03k 19/09

УДК 681.142.07(088.8)

Зависимое от авт. свидетельства № —

Заявлено 04.VII.1966 (№ 1090425/26-24)

с присоединением заявки № —

Приоритет —

Опубликовано 09.X.1967. Бюллетень № 21

Дата опубликования описания 14.XII.1967

Авторы
изобретения

Ф. Г. Старос, И. В. Берг и Г. К. Симонов

Заявитель

ТРАНЗИСТОРНЫЙ ЛОГИЧЕСКИЙ ЭЛЕМЕНТ С РЕЗЕРВИРОВАНИЕМ

1

Известны транзисторные логические элементы с резервированием с резистором, включенным в их коллекторные цепи, в которых базы транзисторов разделены и через резисторы подключены ко входным зажимам.

Предложенный элемент отличается от известных тем, что в нем эмиттеры транзисторов подключены к раздельным шинам, которые через ключи подсоединены к общей шине.

На чертеже показан предложенный элемент.

Он содержит два резервируемых транзистора 1 и 2, которые включены по схеме с общим эмиттером и объединены коллекторами. Точка объединения подключена к выходной клемме схемы. Через резистор 3 коллекторы транзисторов подключены к источнику питающего напряжения 4. Входные клеммы схемы подключены к базам транзисторов через резисторы 5, 6, 7 и 8, причем к базе каждого транзистора подключено два резистора, на которых с учетом порога включения транзисторов, реализуется логическая функция «ИЛИ». В коллекторе транзисторов получается инвертированный сигнал относительно базового.

Таким образом, при подаче на входы 9 и 10 сигналов в прямом коде, на выходе 11 получают функцию «ИЛИ — НЕ» от входных сигналов. Предполагается, что уровню «1»

2

соответствует высокий отрицательный потенциал, а уровню «0» — потенциал, близкий к уровню земли.

Базы резервируемых транзисторов 1 и 2 раздельны, благодаря этому схема нормально функционирует при любом единичном обрыве выводов транзисторов и при любом нарушении контакта одного из резисторов. При обрыве коллекторного вывода одного из транзисторов, получающийся диод база-эмиттер не подключен непосредственно в параллель с входным резистором оставшегося транзистора. Вследствие этого шунтирующее влияние диода оказывается резко ослабленным и оставшийся транзистор обеспечивает нормальное функционирование схемы. Короткое замыкание база — эмиттер одного из транзисторов также не приводит к безусловному отказу.

Эмиттеры пары резервируемых транзисторов также раздельны. Подачей на любую из эмиттерных шин запирающего потенциала в процессе профилактики может быть определен отказ любого из двух транзисторов.

Таким образом, при многократном использовании схемы получается значительный выигрыш в надежности. Вероятность безотказной работы предлагаемой схемы можно поддерживать на любом требуемом уровне.

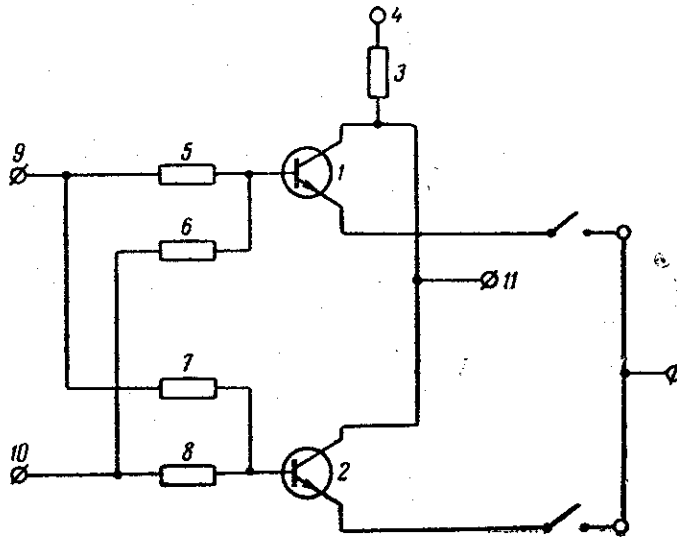
Даже в случае равновероятности отказов типа «короткое замыкание» и «обрыв» пред-

лагаемая схема увеличивает среднее время между отказами в два раза.

Предмет изобретения

Транзисторный логический элемент с резервированием на двух транзисторах с рези-

стором, включенным в их коллекторные цепи, в котором базы транзисторов разделены и через резисторы подключены ко входным зажимам, отличающийся тем, что, с целью повышения его надежности, эмиттеры транзисторов подключены к разделенным шинам и через ключи подключены к общей шине.



Составитель Б. П. Тимохин

Редактор Л. А. Утехина

Техред Л. Я. Бриккер

Корректоры: Г. И. Плешакова
и С. Ф. Гоптаренко

Заказ 3836/5

Тираж 535

Подписное

ЦНИИПИ Комитета по делам изобретений и открытий при Совете Министров СССР
Москва, Центр, пр. Серова, д. 4

Типография, пр. Сапунова, 2